

PATENT ABSTRACTS OF JAPAN

(11) Publication number:

04-313710

(43) Date of publication of application: 05.11.1992

(51) Int. CI.

G02B 6/30

G02B 6/12 G02B 6/24

(21) Application number : **03-053574**

(71) Applicant: FUJITSU LTD

(22) Date of filing:

27. 02. 1991

(72) Inventor: ISONO HIDEKI

KOMATSU MASASHI NODA HIDEKI HATTORI KAZUE OMORI YASUHIRO

(30) Priority

Priority

02 60922

Priority

14. 03. 1990

Priority

JP

number:

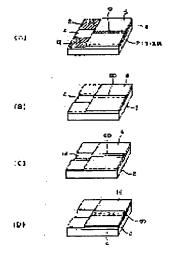
date:

country:

(54) PRODUCTION OF OPTICAL WAVEGUIDE PARTS

(57) Abstract:

PURPOSE: To obtain the process for producing the optical waveguide parts which facilitates the connection to optical fibers and can enhance the reliability of a juncture. CONSTITUTION: This process is constituted by including a stage for forming a low-refractive index layer 4 and a high-refractive index layer 6 in this order on an Si substrate 2, a stage for partially removing the high-refractive index layer to form a V-groove forming region so that the thickness of the low-refractive index layer in this region is nearly equal to the thickness of the high-refractive index layer, a stage for forming a 1st mask pattern 10 for an optical waveguide on the highrefractive index layer and removing the region of the width equidistant from the extension line of the 1st mask pattern on the V-groove forming region to form a 2nd mask pattern 12, a stage for forming a waveguide core 60 by etching and removing the prescribed



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's

for etching the exposed Si substrate to form the V-groove 14.

part of the low- refractive index layer to expose the Si substrate, and a stage

decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998, 2000 Japan Patent Office

Citation

1

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平4-313710

(43)公開日 平成 4年(1992)11月 5日

(51) Int.Cl.• G 0 2 B	6/30 6/12 6/24	識別記号 M	庁内整理番号 7132-2K 7036-2K	FI	技術表示箇所
•			7139-2K	G 0 2 B 6/24	

審査請求 未請求 請求項の数3(全 6 頁)

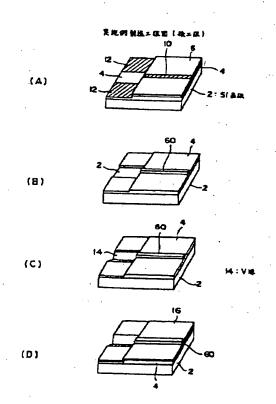
			・ 単明ホー 本明ホー 明永頃の数3(全 6 貝)
(21)出願番号	特願平3-53574	(71)出願人	000005223
(22)出願日 (31)優先権主張番号 (32)優先日 (33)優先権主張国	平成3年(1991)2月27日 特願平2-60922 平2(1990)3月14日 日本(JP)	(72)発明者	富士通株式会社 神奈川県川崎市中原区上小田中1015番地 磯野 秀樹 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内 小松 昌志
		(72)発明者	神奈川県川崎市中原区上小田中1015番地富士通株式会社内野田 秀樹神奈川県川崎市中原区上小田中1015番地富士通株式会社内
		(74)代理人 ;	弁理士 松本 昂 最終頁に続く

(54)【発明の名称】 光導波路部品の製造方法

(57)【要約】

【目的】光導波路部品の製造方法に関し、光ファイバとの接続が容易で且つ接続部の信頼性を高めることのできる光導波路部品の製造方法の提供を目的とする。

【構成】Si基板2上に低屈折率層4及び高屈折率層6をこの順に形成する工程と、高屈折率層を部分的に除去してV溝形成領域とし、該領域における低屈折率層の厚みとほぼ等しくなるようにする工程と、高屈折率層上に光導波路用の第1のマスクパターン10を形成し、V溝形成領域上に第1のマスクパターンの延長線から等距離の領の領域を除き第2のマスクパターン12を形成する工程と、エッチングにより、導波路コア60を形成するとともに低屈折率層の所定部分を除去してSi基板を露出させる工程と、該露出したSi基板についてエッチングを行いV溝14を形成する工程とを含んで構成する。



【特許請求の範囲】

S 1 基板(2) 上に低屈折率層(4) 及び高 【請求項1】 屈折率層(6) をこの順に形成する第1の工程と、上記高 屈折率層(6)を部分的に除去してV溝形成領域とし、該 領域における上記低屈折率層(4) の厚みが上記高屈折率 層(6) の厚みとほぼ等しくなるようにする第2の工程 と、上記高屈折率層(6) 上に光導波路用の第1のマスク パターン(10)を形成し、上記V溝形成領域上に上記第1 のマスクパターン(10)の延長線から等距離の幅の領域を 除き第2のマスクパターン(12)を形成する第3の工程 10 と、上記第1のマスクパターン(10)が形成された高屈折 率層(6) 及び上記第2のマスクパターン(12)が形成され た低屈折率層(4) についてエッチングを行い、上記高屈 折率層(6) の所定部分を除去して導波路コア(60)を形成 すると共に、上記低屈折率層(4) の所定部分を除去して 上記Si基板(2)を露出させる第4の工程と、該露出し たSi基板(2) についてエッチングを行いV溝(14)を形 成する第5の工程とを含んでなることを特徴とする光導 波路部品の製造方法。

【請求項2】 上記第5の工程におけるエッチングはS i 単結晶についての異方性エッチングであることを特徴 とする請求項1に記載の光導波路部品の製造方法。

【請求項3】 上記V溝(14)を表面酸化してSiO2 か らなる薄膜層を形成する工程を含んでなることを特徴と する請求項1又は2に記載の光導波路部品の製造方法。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は光ファイバとの接続を要 する光導波路部品の製造方法に関する。

【0002】例えば光通信の分野においてシステムを構 30 築するためには、光源装置、受光装置等の基本構成要素 の他に、光変調器、光スイッチ、光合分波器等の種々の 光部品が必要とされる。その形態の一つに光導波路型の ものがある。光導波路部品は、導波路基板上に光導波路 を形成し、この導波路内に光ビームを閉じ込めた状態で、 光路が設定されており、構造上小型化が容易で、プレー ナ技術等を用いて量産することができるという利点を有 している。この種の光導波路部品をシステムに組み入れ るに際しては、光伝送路としての光ファイパと光導波路 部品とを光学的及び機械的に接続する必要があり、上記 40 接続が容易で確実な光導波路部品の提供が望まれてい る。

[0003]

【従来の技術】従来、光導波路部品と光ファイバを接続 する場合には、両者の相対位置を最適位置に調整した 後、光学接着剤等を用いて光導波路端と光ファイバ端と を固定する方法が主流であった。

[0004]

【発明が解決しようとする課題】上述した従来技術によ る場合、光導波路と光ファイバの相対位置の最適調整に 50 れがあるからである。

長時間を要するので、接続が容易でないという問題があ る。また、光ファイバの端面は微細であるから、光学接 着剤等を用いて突き合わせ接着した場合、外力等に対す る信頼性が低いという問題がある。

【0005】本発明はこのような事情に鑑みて創作され たもので、光ファイバとの接続が容易で且つ接続部の信 頼性を高めることのできる光導波路部品の製造方法の提 供を目的としている。

[0006]

【課題を解決するための手段】上述した技術的課題を解 決するためになされた本発明の光導波路部品の製造方法 は、Si基板上に低屈折率層及び高屈折率層をこの順に 形成する第1の工程と、上記高屈折率層を部分的に除去 してV溝形成領域とし、該領域における上記低屈折率層 の厚みが上記高屈折率層の厚みとほぼ等しくなるように する第2の工程と、上記高屈折率層上に光導波路用の第 1のマスクパターンを形成し、上記V溝形成領域上に上 記第1のマスクパターンの延長線から等距離の幅の領域 を除き第2のマスクパターンを形成する第3の工程と、 上記第1のマスクパターンが形成された高屈折率層及び 上記第2のマスクパターンが形成された低屈折率層につ

いてエッチングを行い、上記高屈折率層の所定部分を除 去して導波路コアを形成すると共に、上記低屈折率層の 所定部分を除去して上記Si基板を露出させる第4の工 程と、該露出したSi基板についてエッチングを行いV 溝を形成する第5の工程とを含んでなるものである。

[0007]

【作用】本発明の製造方法により製造された光導波路部・ 品にあっては、Si基板のV溝に光ファイバを着座させ ることによって、光ファイバの端面を容易に光導波路の 端面に突き合わせることができるので、光ファイバと光 導波路の接続が容易である。この接続を例えば接着剤に より行った場合、端面同士のみならず光ファイバ側面と V溝の壁面も接着面となるから、接続部の信頼性が高 い。本発明方法の第3の工程における第1及び第2のマ スクパターンは、共通のマスクを用いて同時に形成する ことができ、また、第4の工程におけるエッチングによ る導波路コアの形成及びSi基板の露出は同時に行うこ とができるので、Si基板にV溝を形成することが、V 溝を形成しない場合に比べて製造工程をそれほど複雑に はしていない。

【0008】本発明方法の第2の工程において、V溝形 成領域における低屈折率層の厚みが高屈折率層の厚みと ほぼ等しくなるような処理を行っているのは、一般に、 導波路コアとなる高屈折率の厚みは導波路クラッドとな る低屈折率層の厚みよりも薄く、上記処理を施しておか ないと、例えば第4の工程において高屈折率層及び低屈 折率層についてのエッチングを行うに際して、高屈折率 層についてのオーバーエッチング等の不都合が生じる恐

【0009】また、本発明方法の第3の工程において、 第2のマスクパターンの形成領域を、第1のマスクパタ ーンの延長線から等距離の幅の領域としているのは、最 終的に形成されるV溝に着座した光ファイバのコア端面 と導波路コア端面の正確な突き合わせを容易にするため である。即ち、光ファイバの幾何学的中心に位置する光 ファイパコアを、V澪の深さのみを調整することによっ て、導波路コアの端面に正確に向かい合わせることがで きる。

[0010]

【実施例】以下本発明の実施例を図面に基づいて説明す

【0011】図1は本発明の実施例における光導波路部 品の製造工程(前工程)を示す図である。まず、(A) に示すように、例えばSi基板2を表面酸化させるか或 いはCVD法により、SiOzからなる一様な低屈折率 層4をSi基板2上に形成する。この実施例では、後述 するV溝の形成を容易に行うために、Si基板2は単結 晶であり、その(100)面上に低屈折率層4が形成さ れる。低屈折率層4の厚みは例えば20μmである。

【0012】次いで、(B) に示すように、例えばTi Oz がドープされたSiOz を例えばCVD法により低 屈折率層4上に堆積させてこれをガラス化することによ って、高屈折率層6を一様に形成する。高屈折率層6の 厚みは例えば7μmである。その後、(C)に示すよう に、Cu, Cr等の金属膜からなるマスクパターン8を 高屈折率層6上に部分的に形成する。マスクパターン8 が形成された部分が導波路形成領域となる。しかる後、 マスクパターン8が形成されていない部分についてドラ イエッチングを行い、その部分の高屈折率層6と低屈折 30 率層4の表層部とを除去する。このとき、表層部が除去 された低屈折率層の厚みが高屈折率層の厚みとほぼ等し くなるようなエッチング時間が設定される。その後、

(D) に示すようにマスクパターン8も除去する。低屈 折率層4の薄くなった部分がV滯形成領域である。

【0013】図2は後工程を示す図である。まず、 (A) に示すように、高屈折率層 6 上に光導波路用の簑 1のマスクパターン10を形成し、V溝形成領域上に第 1のマスクパターン10の延長線から等距離の幅の領域 を除き第2のマスクパターン12を形成する。第1のマ スクパターン10の幅は導波路コアの幅に相当し、低屈 折率層4における第2のマスクパターン12が形成され ていない部分の幅はV溝の幅に一致する。第1のマスク パターン10と第2のマスクパターン12の位置関係 は、接続される光導波路と光ファイバの位置関係に直接 影響を及ぼすので、第1及び第2のマスクパターン1 0.12については正確な位置の確定がなされているこ とが要求される。この要求を満足させるためには、フォ トリソグラフィ法を適用するに際して第1及び第2のマ

良い。

【0014】次いで、第1のマスクパターン10が形成 された高屈折率層6及び第2のマスクパターン12が形 成された低屈折率層4について、RIE装置(リアクテ ィブイオンエッチング装置)等を用いてドライエッチン グを行い、(B) に示すように第1及び第2のマスクパ ターンを除去する。このドライエッチングにより、高屈 折率層6における第1のマスクパターン10が形成され ていない部分が除去されて導波路コア60が形成され、 10 低屈折率層4における第2のマスクパターン12が形成 されていない部分が除去されてSi基板2の(100) 面が露出する。このとき、エッチングにより除去される 高屈折率層及び低屈折率層の厚みは、前述したようにほ ぼ等しいので、オーバーエッチング等の恐れがない。

【0015】しかる後、(C)に示すように、低屈折率 層4をマスクとしてウエットエッチングを行い、Si基 板2の露出部分にV溝14を形成する。エッチング液と しては、4 mol %のピロカテコールと46. 4 mol %の エチレンジアミンと49. 4mol %の水の混合溶液を用 20 いることができる。 (100) 面が露出したSi基板に ついてウエットエッチングを行うと、(111)面のエ ッチング速度は(100)面のエッチング速度と比べて 著しく速いので、このエッチング速度の異方性により、 図3に示すように、Si基板2には頂角 θ 1が70.5. 2°のV溝14が相似形を保ったまま成長する。エッチ ング時間等のエッチング条件によってV溝14の深さを 特定することができる。この場合のV溝14の壁面はS i 基板の(111) 面であり、この面と(100) 面即 ちSi基板2の表面とがなす角 θ 1は54.74であ る。このようにSi基板2としてSi単結晶を用い、そ の結晶方位を特定しておくことによって、異方性エッチ ングにより容易に特定形状のV溝を形成することができ

【0016】次いで、図2 (D) に示すように、導波路 コア60の周囲に位置するクラッド層として、ドーパン トを含まないSiOz 層16を例えばCVD法により形 成する。図示された例では、V溝14上にもSiO2層 16が形成されているが、後述するようにV溝14には SiOz層16を形成せずにV溝14の形状精度を高め るようにしても良い。

【0017】ところで、このように複数工程を経て導波 路コア60を形成した場合、導波路コア60の端面が平 坦ではなくなり、導波路コア60の端面に光ファイバを 突き合てたときに接続損失が増大することがある。そこ で、このような場合には、図4に示すように、導波路コ ア60とV溝14を分離する切断溝18をSi基板2の 途中部分にまで形成しておくと良い。切断溝18は例え ばダイシングソーを用いて形成することができ、この切 断溝18を形成して導波路コア60の端面を平坦にして スクパターンを同一のマスクから形成するようにすれば 50 おくことによって、導波路コア60と光ファイパの良好

な密着が確保され、接続損失が低減する。

【0018】図5は図4の光導波路部品をV溝側から見 たA方向矢視図である。導波路コア60とV溝14の相 対位置関係をマスクバターン形状により特定しておき、 V清14の深さをウエットエッチング条件等により特定 しておくことによって、光ファイバ20をV滯14に着 座させて光ファイバ端面と導波路端面とを突き合わせた だけで、位置調整を行うことなしに高い結合効率での光 ファイバの接続が可能になるものである。つまり、本実 施例においては、導波路コア60を形成するための第1 のマスクパターンの延長線から等距離の幅aの領域を除 く部分に、V溝形成用の第2のマスクパターンを形成す るようにしているので、断面がほぼ真円である光ファイ バ20をV溝に着座させたときに、光ファイバの幾何学 的中心に位置するコアの図中左右方向の位置は導波路コ ア60の同左右方向の位置に完全に一致し、従って、V 清の深さにより光ファイバの図中上下方向の位置を特定 するだけで、高い光結合効率にて光ファイバと光導波路 部品の接続が可能になるものである。V溝の深さの調整 は、第2のマスクパターン間の距離2aやエッチング時 20 間等の設定により行うことができる。この場合、光ファ イバ20と導波路コア60の突き合わせ部の接合及び光 ファイバ20の側面とV溝14の壁面の接合に接着剤を 用い、場合によっては切断溝18に接着剤を充填するこ とによって、信頼性の高い光ファイバと導波路の接続が 可能になる。即ち、外力等によって容易には接続が劣化 することがない。

【0019】以上説明した実施例においては、Si基板を表面酸化するか或いはCVD法によって低屈折率層を形成しているが、本発明はこれに限定されない。例え 30 は、Si基板上にスチレンポリマ等のプラスチックからなる低屈折率層を形成し、その上にPMMA等のプラスチックからなる高屈折率層を形成するようにしても良い。

【0020】ところで、図示された例のように、図2 (D)に示された工程でV溝上にもSiO2層を形成した場合、この層の厚みの不均一性に起因して、V溝に着座した光ファイバの位置の確定精度が劣化することがある。V溝上に新たにSiO2層を形成せずに、光ファイバを直接Siが露出したV溝上に着座させれば、上述の40問題は生じないが、この場合には、光ファイバの主成分であるSiO2の線熱膨張係数とV溝を形成するSiの線熱膨張係数が異なるので、光ファイバのV溝への固定方法が加熱を伴わないものに限定され、或いは、光ファ

イバをV溝に固定した後のこの光導波路部品の使用温度 範囲が限定されるという問題が生じる。

【0021】そこで、図2(D)に示された工程ではV 清上にはSiO。層を新たに形成しないようにし、図2 (C)に示された工程の後或いは図2(D)に示された 工程の後に、光導波路部品を加熱炉内で適当な時間11 00~1200℃に加熱して、V溝のSiの表層を例え ば約10μmの深さまで熱酸化させてガラス化し、Si Ozからなる薄膜層を形成するようにする。この薄膜層 は、新たに付加されたSiOz層とは異なり、V溝の形 状を殆ど変化させることがないから、光ファイバの位置 の確定精度を向上させることができる。

【0022】この場合、例えばCO2レーザを用いたスポット溶接によって光ファイバをV溝に固定することができ、固定の信頼性が高まるとともに、完成した光導波路部品の使用可能温度範囲が拡大される。また、V溝に着座した光ファイバの接触部分は光ファイバと線熱膨張係数がほぼ等しいV溝の表層部分(SiO2)であるので、光ファイバをV溝に固定する際あるいは完成した光導波路部品を使用する際にV溝等にクラックが生じる恐れがない。

[0023]

【発明の効果】以上説明したように、本発明によると、 光ファイバとの接続が容易で且つ接続部の信頼性を高め ることができる光導波路部品の製造方法の提供が可能に なるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の実施例における光導波路部品の製造工程(前工程)を示す図である。

7 【図2】本発明の実施例における光導波路部品の製造工程(後工程)を示す図である。

【図3】本発明の実施例におけるV溝の説明図である。

【図4】本発明の実施例を示す光導波路部品の側面図である。

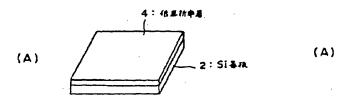
【図5】図4におけるA方向矢視図である。

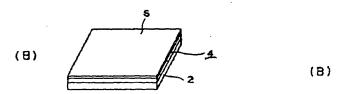
【符号の説明】

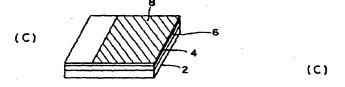
- 2 Si基板
- 4 低屈折率層
- 6 高屈折率層
- 10 第1のマスクパターン
- 12 第2のマスクパターン
- 14 V湾
- 60 導波路コア

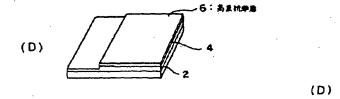
[図1]

实施例表達工程前(前工程)

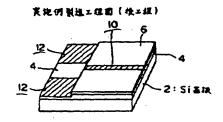


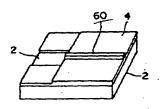


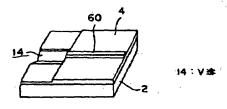


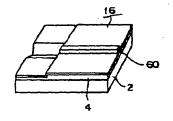






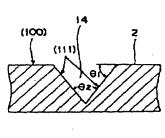






【図3】.

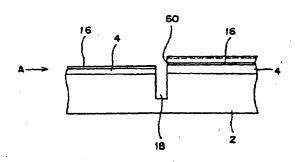
V珠の杖項目



01 - 54.74° 02 - 70.52°

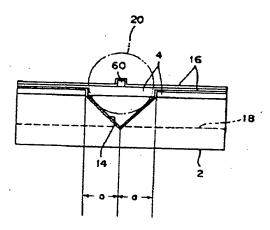
[図4]

实施例例如图



【図5】

ATARUM



フロントページの続き

(72) 発明者 服部 和枝 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内

(72)発明者 大森 康弘 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内